



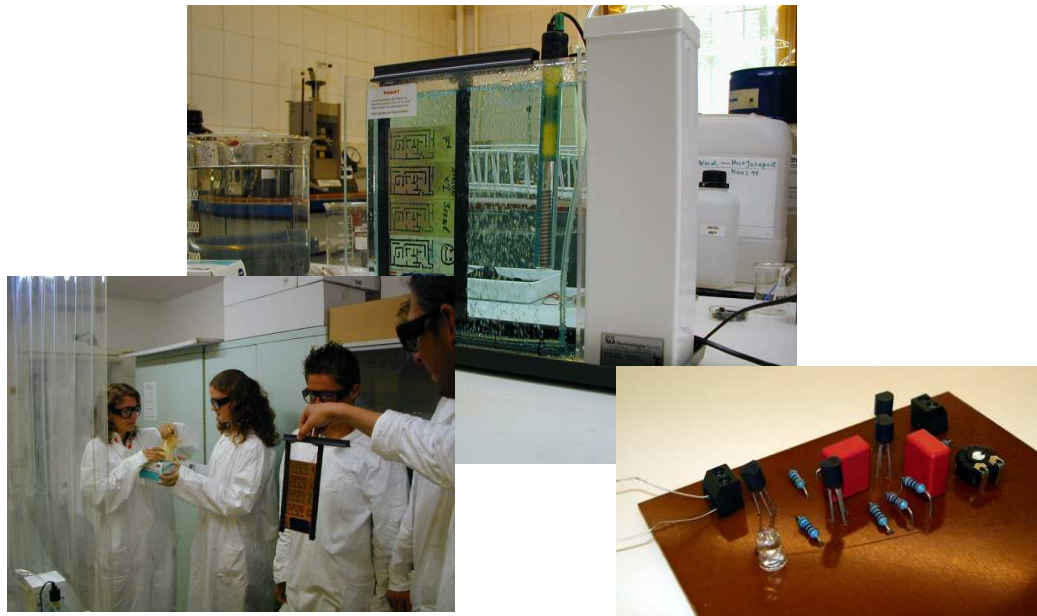
"Chips 'n More" - rein in die Uni!

Summer School an der Uni Rostock

Rostock, 27.06. bis 01.07.2005

Veranschaulichung von MST- Prozessen

Projekt ‚Leiterplattentechnologien‘
für Schüler und Schülerinnen der 10. bis 13. Klassen

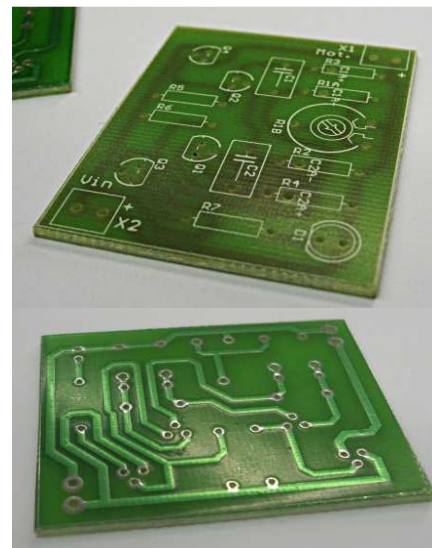


Veranschaulichung von MST-Prozessen Projekt ‚Leiterplattentechnologien‘

In der Woche vom 27.06.2005 bis 01.07.2005 fand an der Fakultät für Informatik und Elektrotechnik der Universität Rostock die Summer School ETIT 2005 statt.¹ Wie bereits in den vergangenen Jahren beteiligte sich MANO an dieser Veranstaltung, um technisches Interesse bei Mädchen und Jungen zu wecken und den Jugendlichen einen praktischen Einblick in Arbeitsmethoden und Forschungsvorhaben im Bereich Mikrosystemtechnik (MST) an der Universität Rostock zu geben.

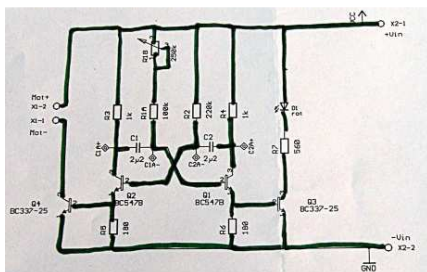
Rahmenkonzept

Die Sommerschule selbst bestand aus 10 Einzelprojekten, welche teils aufeinander aufbauend Wissen aus unterschiedlichen Bereichen der Informatik und Elektrotechnik vermittelten (vgl. Programm im Anhang). Die 16 teilnehmenden Schüler und Schülerinnen wurden in zwei Gruppen geteilt – für jedes Teilprojekt standen dann mit jeder Gruppe 3 Stunden zur Verfügung. Um auf den unterschiedlichen Wissensstand der Schüler und Schülerinnen der 10. bis 13. Klassen aufzubauen und diese zur aktiven Mitgestaltung anzuregen, wurde angestrebt, das Konzept bisheriger MST-Projektteile im Hinblick auf stärkere Praxiselemente umzugestalten.



Vorgefertigte Leiterplatten für eine Multivibrator-Schaltung

Problematisch war dabei einerseits die Zeitbeschränkung, andererseits die in MANO bereits



**Multivibrator-Schaltung
(mit nachgezeichneten Verbindungen zur
Kontrolle der Leiterbahnen)**

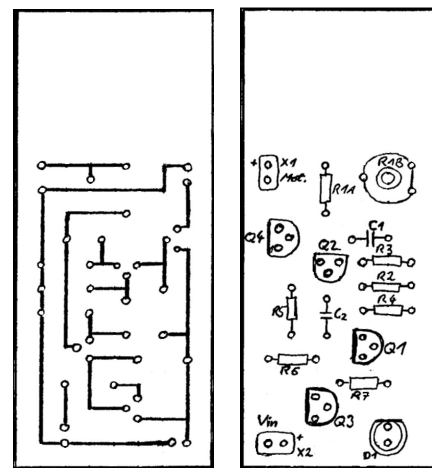
öfter diskutierte experimentelle Illustration von Mikrosystemtechnik. Da anschauliche praxisnahe Arbeiten mit Mikrosystemtechnik nur mit recht großem Aufwand und ausreichender Zeit durchzuführen sind, musste hier ein Ausweg gesucht werden. Gefunden wurde dieser in der Idee, die Schüler und Schülerinnen eine eigene Leiterplatte entwickeln zu lassen.

¹ Die Sommerschule wurde von Frau Dipl.-Ing. B. Krumpholz, Institut für Angewandte Mikroelektronik und Datentechnik, organisiert. Weitere Informationen unter <http://www.e-technik.uni-rostock.de/sommerschule/>.

Da diese in folgenden Teilprojekten zu einer kompletten Schaltung vervollständigt wurde, fügte sich hierbei eine den Mikrosystem-Technologien ähnliche Vorgehensweise gut in das Gesamtbild von Elektro- und Informationstechnik ein. Abgerundet werden sollte der MST-Projektteil durch eine Besichtigung eines Reinraumes und durch die Überprüfung geätzter Strukturen am Rasterelektronenmikroskop sowie durch eine Multimedia-Präsentation.

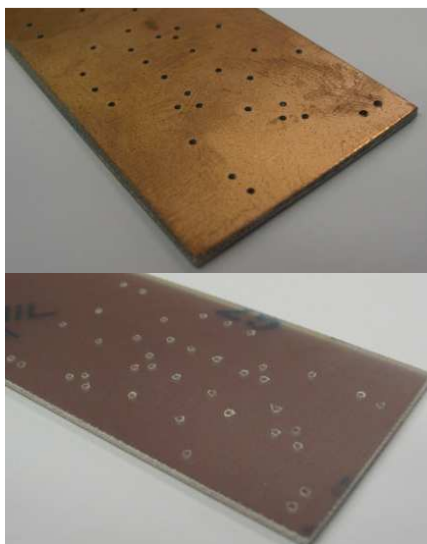
Vorbereitung Praxisteil

Zur Vorbereitung des Projektes wurde die in einem anderen Teilprojekt aufzubauenende Schaltung, für die bereits professionell gefertigte Leiterplatten zur Verfügung standen, untersucht und in ein Leiterplattenlayout übertragen, welches durch günstigere Anordnung der Bauelemente und größere Abstände zwischen den Leiterbahnen eine Übertragung der Leiterzüge auf kupferbeschichtetes Basismaterial per Hand erlaubte. Um der begrenzten Zeit am Projekttag gerecht zu werden, wurden Bohrungen für die später einzubringenden Bauelemente bereits im Vorfeld eingebracht, dies erleichterte zusätzlich die Übertragung der Schaltung auf das Basismaterial.



Leiterseite und Bestückungsseite der zu erstellenden Leiterplatte

Zum Übertragen der Leiterbahnmuster („maskieren“) wurden wasserunlösliche Faserschreiber genutzt.

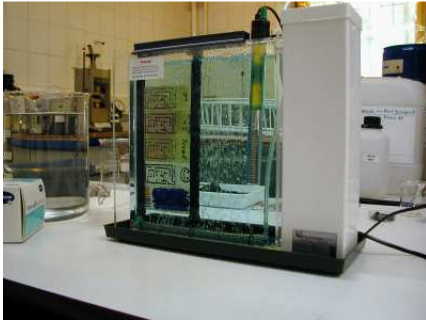


Vorbereitete Platinen

Zum einen verringerte dies die Kosten der benötigten Materialien, zum anderen verdeutlichte diese Vorgehensweise das Prinzip der Maskierung wesentlich einfacher als bspw. eine fotochemische Maskierung, bei der weite Teile des Prozesses ‚versteckt‘ ablaufen. Weiterhin war dadurch Raum für die Kreativität der Teilnehmenden. Für den Ätzvorgang selbst wurde ein Ätzgerät angeschafft, welches durch den Aufbau bestehend aus einer durchsichtigen Glasküvette die Beobachtung des Ätzfortschrittes ermöglichte.

Da die gewählte Vorgehensweise – abhängig von der Präzision der Arbeit und anderen Faktoren –

nicht unbedingt im Ergebnis zu einer Leiterplatte mit funktionsfähigen, also ununterbrochenen Leiterbahnen führen musste, war es gut, dass die Schüler und Schülerinnen im Falle



Platinenätzgerät während des Ätzvorgangs

eines Fehlschlages vorgefertigte Leiterplatten für die Folgeprojekte nutzen konnten. Trotz unterschiedlicher Qualität der Entwürfe war dies allerdings lediglich bei einem Teilnehmer nötig.

ÄTZGERÄT 1 Platinen-Ätzgerät bis Platinengröße 250x175mm (hier www.reichert.de)	99,95€
Ätzmittel für Ätzgerät 1(Natriumpersulfat) abgepackt für jeweils eine Küvettenfüllung 300gr.	4,10€
Wasserfeste Faserschreiber (Edding 3000)	Stück 2,10€

Benötigte Materialien für Praxisteil

Vorbereitung Theorieteil

Für die Ausgestaltung des theoretischen Rahmens wurde eine Multimediapräsentation gewählt, welche im Vorfeld der praktischen Leiterplattenerstellung Informationen über Mikrosystemtechnik am Spezialfall der Chipherstellung vermitteln sollte. Der gewählte Film mit dem Titel „Wie ein Chip entsteht.“ von Infineon komprimierte in 16 Minuten sehr viele Informationen, so dass es sich anbot, alle Teilaspekte danach nochmals anzusprechen.

Silizium – Sand als Rohstoff <ul style="list-style-type: none"> - Erzeugung Einkristall - Atom- und Kristallstruktur Silizium - Datierung durch Fremdatome: n-leitend, p-leitend - Transistorfunktion, Basis der Binär-Welt
Speicherchip-Herstellung <ul style="list-style-type: none"> - ChipDesign - Simulation
Layout, Masken <ul style="list-style-type: none"> - reprografische Schablonen → Maskenwerk Infineon München - Reinraum: Lack, abätzen, Deckungsgenauigkeit
Umweltbelastung
Praxis Herstellung Speicherchip <ul style="list-style-type: none"> - Leitende / nichtleitende Schichten - Belichtung - Ätzen, Nassätzen, reaktives Plasmaätzen - Sputtern

Themen der Multimedia-Präsentation und der nachfolgenden Diskussion

Die Einzelthemen des Films wurden stärker ausgearbeitet, um für Nachfragen der Schüler und Schülerinnen vorbereitet zu sein und interessierende Details vertiefen zu können. Weiterhin wurden Informationen aufbereitet, die wesentlich für eine Überleitung vom MST-

Theorieteil zum Praxisteil der Leiterplattenherstellung waren. Gemeinsamkeiten und Unterschiede zu professionellen Verfahren wurden herausgearbeitet. In der Vorbereitung wurde zusätzlich Augenmerk auf unabhängige Informationen zu Umweltaspekten der Chipherstellung und zu den für den Praxisteil verwendeten Chemikalien gelegt.

Ablauf

Nach einer Vorstellung des Tagesablaufes wurde ein kleiner Vorstellungsrunde der Bezug zur Technik erfragt und ermittelt, ob die Schüler bzw. Schülerinnen bereits Erfahrungen mit Leiterplattenherstellung hatten. Bei zwei Schülern war dies der Fall, diese hatten allerdings dennoch Spaß, in kreativer Weise die Leiterplatten zu gestalten.

Der einleitende Film wurde interessiert aufgenommen, wesentliche Elemente waren aber für diejeni-



Übertragen des Layouts



Übertragen des Layouts

gen, für die diese neu waren, häufig unverständlich. Darum wurden diese Themen, beispielsweise die Dotierung oder die Funktionsweise von Transistoren, nach dem Film nochmals erarbeitet. Einzelthemen des Films wurden – auch von den Schülern bzw. Schülerinnen – teils mit konträren Positionen kommentiert. Während die Kombination, also die komprimierte multimediale Darstellung einerseits und die nachfolgende Gruppendiskussion andererseits sehr gut geeignet war, die unterschiedlichen Wissensstände der Teilnehmer bzw. Teilnehmerinnen auszugleichen ohne Einzelne zu über- oder zu unterfordern, wurde der Werbecharakter der Infinion-

Präsentation teilweise kritisiert. Hier wäre es zukünftig angebracht, nach anderen Lösungen Ausschau zu halten.

Im Folgenden wurden die Teilnehmenden dazu gebracht, sich selbst der von uns gewählten Vorgehensweise zu nähern, in dem nach einem möglichen Ablauf der Maskierung gefragt wurde. Die Tatsache, dass auch eine ‚Maskierung‘ mit einem Edding Erfolg



Übertragen des Layouts



Im Labor / 'Reinraum'

zeigen würde, schien einleuchtend und das Bemalen der Leiterplatten anhand der Vorlagen bereitete keine Probleme.

Danach erfolgte der Wechsel in einen Laborraum, in welchem Spezialkleidung getragen werden musste. Die Gruppe wurde geteilt und jeweils vier Schüler/Schülerinnen ätzten unter Anleitung die Platinen, den anderen vier wurden im Labor Beschichtungs-technologien erläutert.

Abschließend wurde der gesamten Gruppe die Arbeit am Rasterelektronenmikroskop vorgeführt und dessen Funktionsweise erläutert. Da gerade andere Arbeiten am Mikroskop durchgeführt wurden, war es leider nicht wie ursprünglich vorgesehen möglich, Leiterstrukturen und entstandene Unterätzungen im direkten Vergleich mit Halbleiterstrukturen zu sehen.

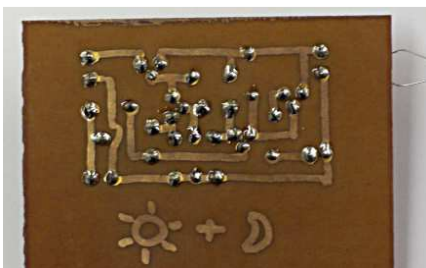
Fazit

Alle 16 Teilnehmer und Teilnehmerinnen haben die Sommerschule komplett durchlaufen und insgesamt in einer abschließenden Befragung ein überaus positives Feedback gegeben. Die 14 Schüler und 2 Schülerinnen kamen aus Schwerin, Neubrandenburg, Rostock und dem Landkreis Bad Doberan und besuchten alle das jeweilige Gymnasium.

Trotz der alters- und interessenbedingt unterschiedlichen Vorkenntnisse wurde das Niveau der Veranstaltungen generell als angemessen beurteilt, die Sommerschule wurde von 12 Teilnehmenden dreimal mit sehr gut und neunmal mit gut beurteilt. Auch wurde von den Schülern und Schülerinnen der Mix aus Theorie und



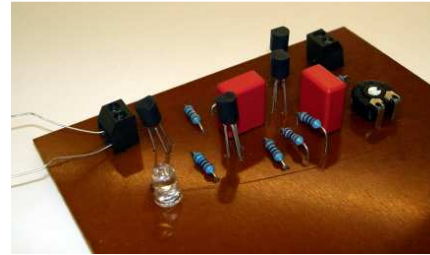
Bestückung des Ätzgerätes im Labor



Ergebnisplatine

selbstständigen Praxis-Aufgaben als angenehm empfunden. Im Zentrum des Interesses lag hierbei die Programmierung von Mikrocontrollern, rein passive Elemente des Sommerschulprogramms, wie beispielsweise die Vorführung des Rasterelektronenmikroskopes, waren hingegen wesentlich weniger attraktiv.

Insgesamt war die Sommerschule für die 16 Teilnehmer und Teilnehmerinnen ein spannender Ausflug in die universitäre Welt der Elektrotechnik und Informatik. Durch den spezifischen Aufbau des von uns gestalteten Sommerschulteils, so hat uns das direkte Feedback überzeugt, ist es uns gelungen, den Jungen und Mädchen gleichfalls interessante Informationen zur Mikrosystemtechnik und zu den damit verbundenen beruflichen Perspektiven zu geben.



Ergebnisplatine

Anhang:**Programm Summer School 2005**

Fakultät für Informatik + Elektrotechnik, 18119 Warnemünde, Richard-Wagner-Str.31

Montag, 27. Juni 2005		
9:00	Begrüßung, Programmübersicht / MD	1131
9:15	LOW-Power-Empfänger /Löten im Wechsel mit NQC-Programmierung	1131 / 1216
12:00	Mittag	
13:00	LOW-Power-Empfänger /Löten im Wechsel mit NQC-Programmierung	1131 / 1216
Dienstag, 28. Juni 2005		
9:00	CPLD-Board-Programmierung /MD im Wechsel mit Leiterplattentechnologien/ GS u.TB	1216 / Haus 11, R. 5
12:00	Mittag	
13:00	CPLD-Board-Programmierung/ MD im Wechsel mit Leiterplattentechnologien/ GS u.TB	1216 / Haus 11, R. 5
Mittwoch, 29. Juni 2005		
9:00	Robotik /Labor-Praktika/ AT / IMS e.V.	AT/IMS
12:00	Mittag	
13:00	PIC - Schaltung / Löten / Theorie /MD	1131
Donnerstag, 30. Juni 2005		
9:00	PIC-Programmierung im Wechsel mit Astabiler Kippstufe / Löten /MD	1131 / 1216
12:00	Mittag	
13:00	PIC-Programmierung im Wechsel mit Astabiler Kippstufe / Löten / MD	1131 / 1216
Freitag, 1. Juli 2005		
9:00	LINUX / MD	1216
12:00	Mittag	
13:00	Professoren-Runde / MD	1131
14:00	Abschluss der Summer School	

AT = Institut für Automatisierungstechnik (Inst. AT)

GS = Institut für Gerätesysteme und Schaltungstechnik (Inst. GS)

MD = Institut für Angewandte Mikroelektronik und Datentechnik

TB = Institut für Technische Bildung

R1131/1216= Institut für Angewandte Mikroelektronik und Datentechnik (Inst. MD)

Webseiten:

Sommerschule

<http://www.e-technik.uni-rostock.de/sommerschule/>

CPLD-Board:

<http://chip.uni-rostock.de> (zum Verständnis der Inhalte)

Linux

<http://www.linux.de/>

Astabile Kippstufe

z.B. <http://home.berg.net/opering/projekte/1/>

PIC

<http://www.rev-ed.co.uk/picaxe/>